



Présentation de la plateforme

Conception de circuits intégrés

Responsable

Support Test & Mesure

Sylvain Bourdel, Maître de Conférences, HDR, Université Aix-Marseille 3
Hervé Barthélemy, Professeur, Université du Sud Toulon-Var

Support CAD (computer aid design)

Philippe Pannier, Professeur, Université de Provence

Personnels impliqués

P. Pannier & J. Gaubert (Equipe RFID-Capteurs), S. Bourdel, H. Barthélemy, B. Bouteille (Equipe CCI)

Localisation

Ecole Polytechnique Universitaire de Marseille

Technopole de Château-Gombert 38, rue Frédéric Joliot-Curie, F - 13451 Marseille Cedex 20

Site web

<http://www.arcsis.org/conception.html> (ARCSIS)



Fig.1 : banc de mesure RF sous pointe

La plateforme conception consiste à mettre à disposition et à proximité des communautés académiques & industrielles, des outils de conception assistés par logiciels (CADENCE, HFSS, SYNOPSIS ...) ainsi qu'un banc de test permettant de mesurer différents paramètres fonctionnels des circuits intégrés radiofréquence (RF). Les projets associés à la plateforme sont essentiellement centrés autour du développement de méthodologies de conception pour systèmes intégrés sur puce (Systems on Chips - SoC) ainsi que la conception de cellules RF large bande et bande étroite. Sur le site de château Gombert notre plateforme conception mutualise : i) L'accès au test et à la mesure de circuits RF ii) La conception assistée par ordinateurs (CAO). La mise en place de la salle CAO a été en grande partie financée par le CG13 au travers de la plateforme conception du CIM-PACA (CIM-PACA) et piloté par ARCSIS (association pour la recherche sur les composants et les systèmes intégrés sécurisés). Le banc de mesure et de test RF mutualisé a été financé via plusieurs programmes dédiés à la recherche et au développement tel que le CIM-PACA, les projets ST-Focalisé CG13 et via un concours international financé par Agilent technology.

Partenaires, collaborations, animations

- STMicroelectronics, NXP, Mentor Graphics, RF Magic, Cadence, Atmel, Infineon, France Telecom, Insight SIP, DM-Radiocom, Neurelec, Primachip SAS, Orange Labs
- LEAT, ISEN, CEA-LETI
- Participation aux journées collaboratives de la plateforme conception CIM-PACA.
- Membres du CA du CIM-PACA (P. Panier) & CA d'ARCSIS (H. Barthélemy, R. Bouchakour).

Financements principaux

		k€ TTC
CIM-PACA	Plateforme conception (2006-2009)	500
CG 13	Action ST focalisé (2003-2006)	415
TOTAL		915 € TTC

Fonctionnement : Personnel **16 K€/An** (technicien 0.5 ETP) - Matériel **15 K€/An**

Description détaillée

Les outils de la [plateforme conception](#) à l'IM2NP sont des installations permanentes situées sur le site de l'Ecole Polytechnique Universitaire de Marseille, les installations comprennent :

Les outils CAO installés sur un serveur de calcul Sun Fire V890 : 8 bi Processor Sparc 4 et 2 stations de travail de « sun Ray », 4 DD de 146GB. Les logiciels de conception accessible sur la plateforme sont :

- ADS-Agilent
- Ansoft-HFSS
- Cadence DFII,
- Mentor graphics,
- Synopsys

Des moyens matériels mis à dispositions pour la validation et la caractérisation des circuits développés au sein de la plateforme. L'ensemble de ces moyens permet d'adresser trois champs d'applications distincts :

- Caractérisation UWB
- Caractérisation 60GHz
- Caractérisation Système bande étroite

Les mesures systèmes peuvent être réalisées dans une bande de 100MHz de 0 à 6GHz. Les grandeurs accessibles sont : le BER, l'EVM et l'analyse de modulation pour tout type de modulation et en tout point de la chaîne de transmission.

Les mesures UWB couvrent la bande 0-12GHz. Elles permettent notamment de caractériser des LNA, des pulseurs ou des détecteurs. Les grandeurs mesurables sont le facteur de bruit, l'adaptation, la puissance d'émission, la sensibilité, l'ACPR et le ' jitter'.

Un analyseur de réseau et un synthétiseur de fréquence permettent la mise en œuvre de caractérisations jusqu'à 60GHz.

Les moyens disponibles dans ce banc sont les suivants :

- Oscilloscope temps réel 12GHz Agilent
- Analyseur de réseaux 60GHz Haritzu
- Synthétiseur de fréquence 60GHz Haritzu
- Oscilloscope à échantillonnage 50GHz Lecroy
- Générateur arbitraire 6GHz Agilent
- Analyseur de spectre 44GHz Agilent
- Analyseur vectoriel (89600) Agilent
- Générateur numérique UWB 3GHz Agilent
- Testeur sous pointe Karl-Suss
- Testeur sous pointe Microworld

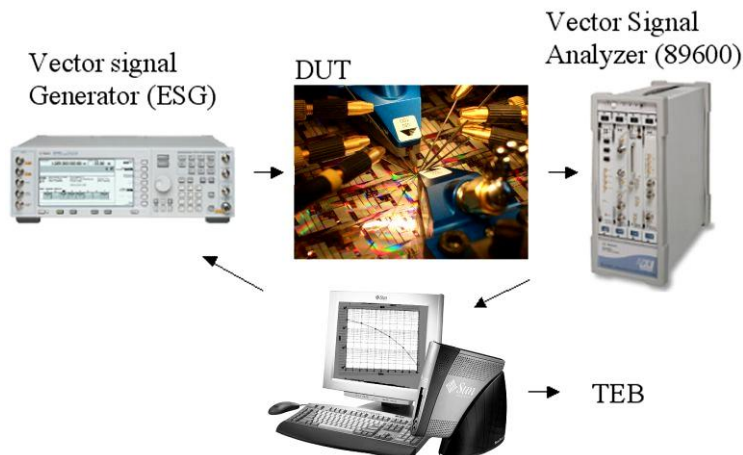


Fig.2 : Exemple de configuration du banc RF: mesure du taux d'erreur sur le bit (DUT : die under test)

Principaux résultats 2006-2009

Depuis 2006 des travaux ont été initiés afin de caractériser nos systèmes d'interconnexion de type SiP, en particulier pour la conception d'un SOC RF RX-TX à 2.45GHz et la conception de front-end RF très large bande (UWB : Ultra Wide Band). Des travaux ont aussi été menés sur la caractérisation d'interconnexions pour la mise en œuvre de systèmes hétérogènes ou d'intégration de type SiP et SoP. L'ensemble de ces travaux a été réalisé lors de collaborations académique et industrielle dans le cadre de projets financés par le CIM_PACA ou bien de projets focalisés avec STMicroelectronics (CG 13). La CAO est aussi utilisée dans le cadre du développement d'une start-up issue de l'équipe CCI et qui utilise les outils de la plateforme pour le développement de systèmes audio.

Interconnexion Sip-SoP et packaging (Projet Trust Me VIP)

L'objectif est de développer une méthodologie et un environnement pour concevoir les futurs objets de confiance capables de s'interfacer avec différents terminaux et réseaux tout en garantissant un niveau de sécurité suffisant. Ces études ont permis de résoudre les problèmes d'intégrité du signal associés à l'utilisation de SoC pour les communications RF fonctionnant en hautes fréquences. Les problèmes abordés concernent la mise en boîtier, le couplage substrat ainsi que l'intégration et la miniaturisation des antennes. Les outils d'analyse et de conception utilisés ont été les simulateurs électromagnétiques (ADS-HFSS). La réalisation de circuits hautes fréquences en CMOS standard (au delà de 20GHz) nécessite des interconnexions et des passifs qui ne sont pas encore disponibles dans les «design kit». Nous avons réalisé une bibliothèque d'interconnexions (lignes, coudes, jonctions) permettant de concevoir des circuits millimétriques. Des véhicules de test ont été validés jusqu'à 40GHz. La mise en boîtier des SoC RF fonctionnant à fréquences élevées est un problème limitant la fiabilité et la réduction des coûts particulièrement lorsque de grandes bandes passantes sont utilisées.

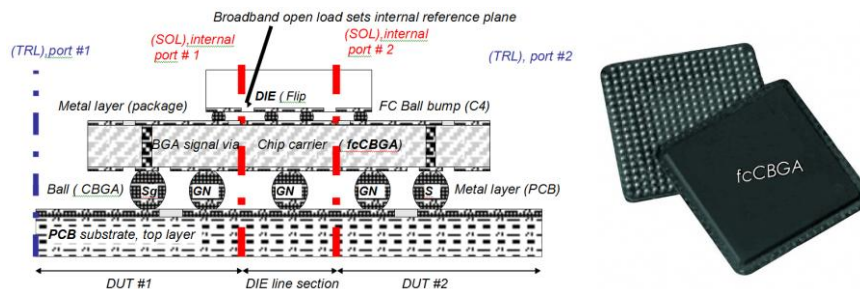


Figure 3. Synopsis des Interconnexions niveaux 1&2 du boîtier fcCBGA

L'obtention de modèles prédictifs par simulation électromagnétique (EM) nous ont permis d'optimiser l'interface avec le CI et d'étendre au maximum la bande passante des boîtiers en vue d'une réduction des coûts et d'une amélioration de la fiabilité. La Fig. 3 représente le synopsis du boîtier fcCBGA. La Fig. 4 représente les pertes mesurées à partir de tests en circuit ouvert et en court-circuit sur le boîtier.

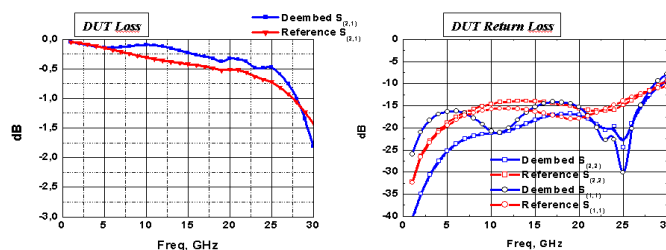


Figure 4. RLCG parameters are extracted from Short and Open test results (valid up to 18°=1 GHz) - 0,5 dB cutoff deembedded BW is well extracted (23 GHz versus 20 GHz)- Deembedding sources or error for RL<-15 dB are: *From a 0,1% phase accuracy @ Freq below 5 GHz *From ~-30 dB CBGA leakages resonant paths @ high Freq (23-24 GHz)

Conception de Circuit et Systèmes UWB (Projet MIMOC et ST-Focalisés)

La plateforme a permis de concevoir et valider plusieurs circuits pour des applications de radio impulsionnelle Ultra Large Bande (Ultra Wide Band Impulse Radio – UWB IR). L'intérêt pour cette technique de communication est en forte croissance en raison de son potentiel pour l'économie d'énergie. Toutefois, la conception de dispositifs Ultra Large Bande (bande passante 3 à 10 GHz) est un défi technologique dès lors que l'on vise des coûts de production permettant d'adresser le marché grand public qui nécessite un haut niveau d'intégration dans des filières technologiques peu coûteuses. En particulier des LNA et des pulseurs pour les bandes 3-10GHz et 6-8.5GHz ont été réalisés en technologie CMOS 130nm. Les résultats obtenus sont à l'état de l'art et la consommation des pulseurs est aujourd'hui la plus faible reportée dans la littérature

(9.5pJ/Pulse) ce qui constitue une très grande innovation dans le domaine de la radio ultra faible consommation (Ultra Low power Radio – ULPR). Certains de ces circuits sont actuellement transférés au CEA-LETI dans le cadre d'une collaboration industrielle pour la réalisation de systèmes de géo-localisation.

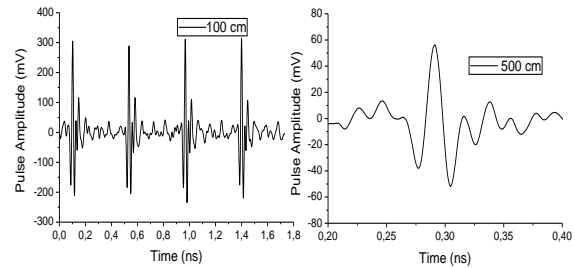
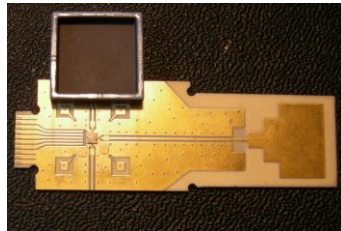
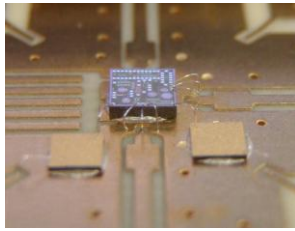


Figure 5. Transmetteur UWB mis en œuvre avec les méthodes d'intégration développées dans la plateforme. Validation en mesure avec l'oscilloscope temps réel 12GHz d'AGILENT.

Les LNA et les pulseurs ont été interfacés avec des antennes validant ainsi les méthodes de conception SoP et SiP développées grâce à la plateforme. Les moyens de la plateforme ont permis de caractériser ces dispositifs dont la bande passante s'étend jusqu'à 10GHz et qui nécessite des moyens de mesure temps réels (oscilloscope temps réel 12GHz).

System On Chip ZigBee (Projet Focalisé) :

La plateforme a permis de réaliser et valider un SoC à 2.45 GHz (ZigBee) dans le cadre d'un projet de collaboration focalisé avec la société STMicroelectronics. Dans ce projet, les contraintes dues à la réalisation d'un SoC étaient très élevées. Des moyens de vérification haut niveau (outils de simulation système – Matlab & Ptolemy) ont pu être mis en œuvre grâce à la plateforme. De même l'architecture finale développée a été validée grâce aux moyens de caractérisation système.

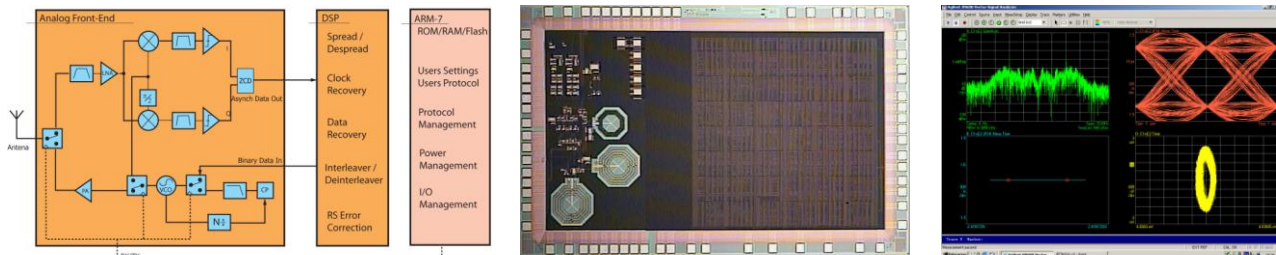


Figure 6. SoC RF ZigBee. Validation en mesure avec L'analyseur de modulation 89600 AGILENT.

Amplificateurs audio intégrés (Start-up PRIMACHIP)

La société PRIMACHIP, actuellement hébergée par la pépinière Marseille Innovation à Château Gombert, est une jeune société spécialisée dans le domaine des amplificateurs audio intégrés. La société utilise les outils de la plateforme conception de l'IM2NP et collabore étroitement avec l'équipe CCI de l'Institut. Leur solution, qui s'appuie sur une chaîne de traitement du signal purement digitale, améliore très significativement les coûts, le rendement et la qualité. La promesse par rapport aux standards actuels du marché est la suivante :

- Optimisation de la taille de la puce : 20% de silicium en moins.
- Jusqu'à 30% de consommation électrique en moins sur le convertisseur analogique/numérique (ADC) à temps continu.
- Performances audio bien plus élevées que les solutions actuelles à base d'amplificateurs analogiques.
- S'adapte à toutes les configurations d'entrée possibles (analogiques ou digitales).

Cette invention s'adresse en priorité à l'industrie du semi-conducteur où la gestion de l'énergie devient un critère aussi important que les performances électriques. L'offre se présente sous la forme d'un portefeuille de Propriété Intellectuelle (IP). Un circuit imprimé a été développé et testé. Un circuit intégré est en cours de développement par la société et sera disponible à l'été 2010.

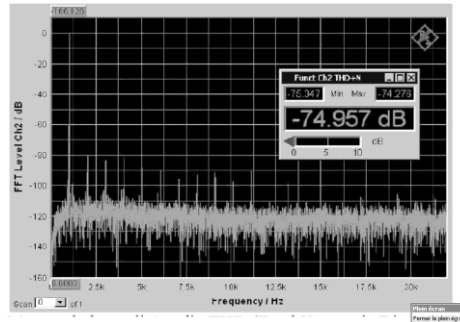


Figure 5. Mesure de la qualité audio THD (Total Harmonic Distortion) ©Primachip

Références :

- Y. Bachelet, S. Bourdel, J. Gaubert, G. Bas, H. Chalopin : 'Fully integrated CMOS UWB pulse generator' **Electronics Letters**, Vol. 42, Issue 22, pp. 1277-1278, 2006
- N. Dehaese, S. Bourdel, J. Gaubert, Y. Bachelet, H. Barthélemy: 'Design Method for CMOS Current-source Modes Power Amplifiers based on PAE Optimization' **Analog Integrated Circuits and Signal Processing**, Mixed Signal Letter, Vol. 49, n°2 November 2006.
- N. Dehaese, S. Bourdel, H. Barthélemy, G. Bas: 'Simple Demodulator for 802.15.4 Low-Cost Receivers', **IEEE Radio and Wireless Symposium (RWS 2006)**, 2006.
- H. Barthélemy, S. Bourdel, N. Dehaese, M. Egels, J. Gaubert, P. Pannier, G. Bas : ' RF CMOS Transceiver for 802.15.4 SoC', **IEEE Radio Wireless Symposium**, pp.575-578, 2006
- S. Bourdel, Y. Bachelet, J. Gaubert, M. Battista, M. Egels, N. Dehaese : ' Low-cost CMOS pulse generator for UWB systems', **Electronics Letters**, Vol. 43, Issue 25, pp. 1425-1427, 2007
- W. Rahajandraibe, L. Zaid, V. Cheynet de Beaupré, G. Bas : 'Temperature Compensated 2.45 GHz Ring Oscillator with Double Frequency Control' Proc of the **IEEE Radio Frequency Integrated Circuits Symposium (RFIC'07)**, pp. 409-412, 2007
- J.R. Cubillo, J. Gaubert, S. Bourdel, H. Barthélemy, M. Battista, M. Egels : ' Ultra Wide Band Band Pass filter embedding a MLF low cost package with wire bound attach process', 14th **IEEE International Conference on Electronics, Circuits and Systems (ICECS 2006)**, pp. 939-942, 2007
- J.R. Cubillo, J. Gaubert, S. Bourdel, H. Barthélemy, P. Pannier : 'A simple filtering approach to improve the return loss of a PCB to DIE transition trough a PBGA package for over GHz applications', **IEEE Workshop Signal Propagation on Interconnects (SPI 2007)**, pp. 159-162, 2007
- M. Battista, J. Gaubert, M. Egels, S. Bourdel, H. Barthélemy : ' High-Voltage-Gain CMOS LNA for 6-8.5-GHz UWB Receivers', **IEEE Transactions on Circuits and Systems II**, Vol. 55, Issue 8, pp. 713-717, 2008
- J.R. Cubillo, Gaubert, S. Bourdel, H. Barthélemy : ' RF Low-Pass Design Guiding Rules to Improve PCB to Die Transition Applied to Different Types of Low-Cost Packages', **IEEE Transactions on Advanced Packaging**, Vol. 31, n° 3, pp. 527-535, 2008
- M. Battista, J. Gaubert, M. Egels, S. Bourdel, H. Barthélemy: ' 6-10 GHz ultra-wideband CMOS LNA', **Electronics Letters**, Vol. 44, Issue 5, pp. 343-344, 2008